

Глава 8. СЕМЕЙСТВО МИКРОКОНТРОЛЛЕРОВ C8051F30x

8.1. Обобщенная структура и состав семейства C8051F30x

Семейство C8051F30x состоит из 6 микроконтроллеров с номерами 300, 301, 302, 303, 304 и 305[14]. Состав семейства и его основные характеристики приведены в таблице 8.1.

Таблица 8.1.

Состав семейства C8051F30x

	MIPS (Peak)	Flash Memory	RAM, byte	Calibrated Internal Oscillator	SMBus (I2C)	UART	WDT	Timers (16 bit)	PCA	I/O Ports	ADC0 Resolution	Temp. Sensor	Comparators	Package
C8051F300(P)	25	8k	256	√	√	√	√	3	√	8	8	√	1	MLP-11, DIP14
C8051F301	25	8k	256	√	√	√	√	3	√	8	-	-	1	MLP-11
C8051F302	25	8k	256	-	√	√	√	3	√	8	8	√	1	MLP-11
C8051F303	25	8k	256	-	√	√	√	3	√	8	-	-	1	MLP-11
C8051F304	25	4k	256	-	√	√	√	3	√	8	-	-	1	MLP-11
C8051F305	25	2k	256	-	√	√	√	3	√	8	-	-	1	MLP-11

Обобщенная структура микроконтроллеров первого семейства C8051F30x, представленная на рис.8.1, состоит из трех функциональных групп: аналоговой периферии, цифровой периферии и высокопроизводительного контроллерного ядра. Микроконтроллеры этого семейства значительно отличаются от предыдущих семейств. Это семейство, на сегодняшний день, является самым малогабаритным, т.к. габаритные размеры микроконтроллеров составляют всего 3х3 мм². Все микроконтроллеры (кроме C8051F300P) выпускаются в оригинальном корпусе с 11 выводами! При этом, все микроконтроллеры имеют достаточно мощный набор периферии.

Как и в других семействах, в этом семействе имеется основной микроконтроллер - C8051F300, отличающийся от остальных наиболее полным набором периферии.

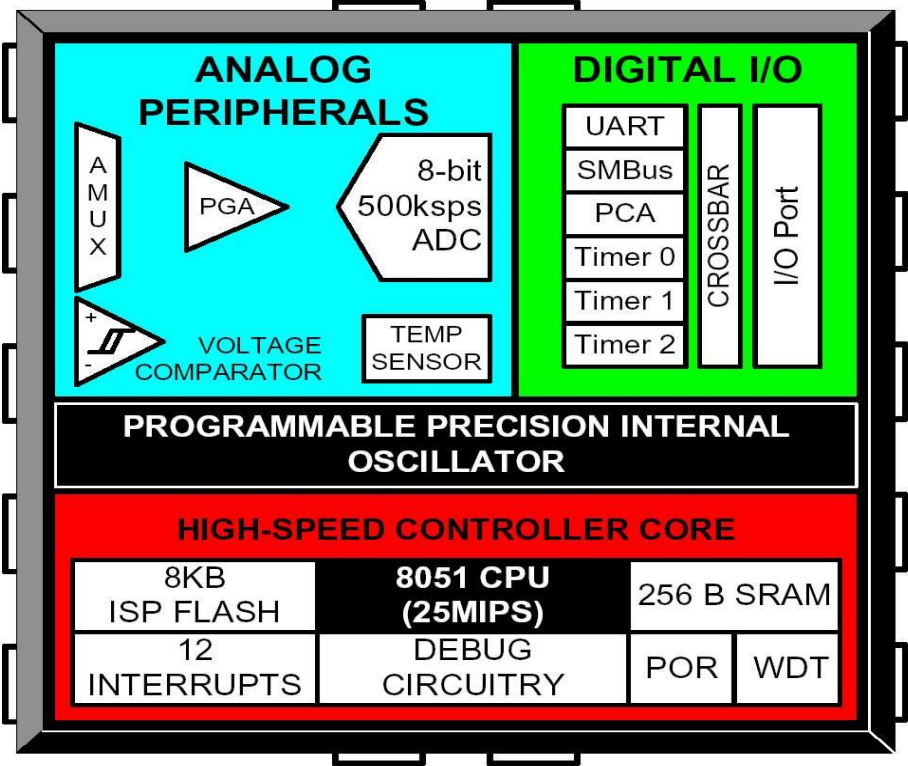


Рис.8.1. Обобщенная структура микроконтроллеров семейства C8051F30x

В состав аналоговой периферии входят:

- Быстродействующий (до 500 ksp/s) 8-битный аналого-цифровой преобразователь;
- Входной аналоговый мультиплексор обеспечивает коммутацию до 8 внешних входов;
- Между аналоговым мультиплексором и аналого-цифровым преобразователем включен программируемый предварительный усилитель с коэффициентами усиления 4, 2, 1 и 0.5;
- Аналоговые узлы в качестве опорного напряжения могут использовать либо внешний источник, подключаемый через специальный вход, либо напряжение питания;
- К девятому (внутреннему) входу аналогового мультиплексора подключен встроенный датчик температуры;
- В состав аналоговой периферии также входит один аналоговый компаратор с программируемым гистерезисом и временем реакции.

В состав цифровой периферии и ядра входят:

- Многофункциональный последовательный порт UART;
- Последовательный интерфейс SMBus совместимый с I2C;
- Три 16-разрядных таймера общего назначения;
- Программируемый массив-счетчик PCA с тремя модулями захвата/сравнения и режимом таймера реального времени;
- Встроенный тактовый генератор 24.5MHz с поддержкой UART;
- Внешний генератор с возможностью работы от кварцевого или пьезокерамического резонаторов, RC-цепочки или отдельного конденсатора;
- Все микроконтроллеры имеют только один порт ввода/вывода;
- Все микроконтроллеры имеют встроенную RAM объемом 256 байт и Flash память программ/данных объемом 8К (C8051F304 – 4К, C8051F305 – 2К);
- Все микроконтроллеры содержат оригинальное ядро CIP-51, обеспечивающее пиковую производительность до 25MIPS (при тактовой частоте 25MHz), 70% инструкций выполняются за 1-2 периода тактовой частоты;
- Flash память все микроконтроллеров программируется внутрисистемно через встроенный интерфейс JTAG (I2C).

Следует особенно подчеркнуть, что в составе цифровой периферии нет охранного таймера WDT.

Все микроконтроллеры семейства работают при напряжении питания от 2,7В до 3,6В (при типовом токе потребления 5,8mA) в промышленном диапазоне температур от -45 до +85°C. Линии портов ввода/вывода, сброса и JTAG работоспособны при питании 5В.

8.2. Функциональные схемы, типы корпусов и назначение выводов

Микроконтроллеры семейства C8051F30x производятся в двух типах корпусов. Все микроконтроллеры семейства выпускаются в корпусе с 11 выводами – MLP-11 (см. рис.8.2), а микроконтроллер C8051F300P выпускается также в корпусе с 14 выводами – DIP14 (см. рис.8.3). Функциональные схемы микроконтроллеров C8051F300/300P/302 (с аналого-цифровым преобразователем) показаны на рис.8.4. Функциональные схемы микроконтроллеров C8051F301/303/304/305 (без аналого-цифрового преобразователя) показаны на рис.8.5. Назначение выводов микроконтроллеров семейства C8051F30x приведено в таблице 8.2.

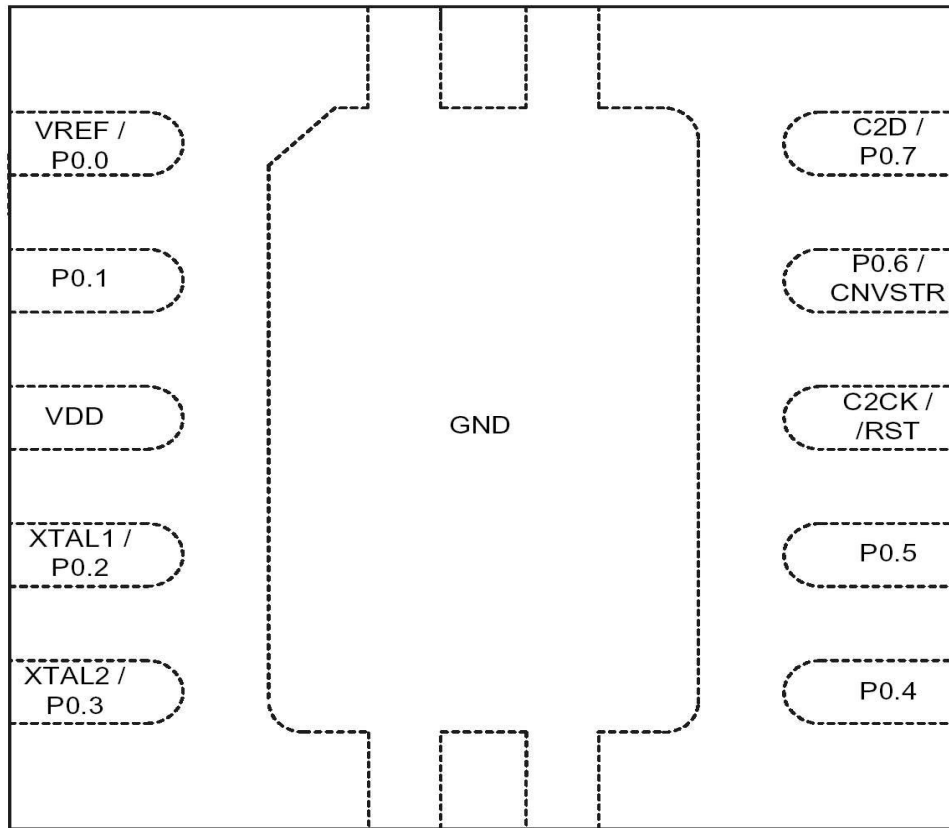


Рис.8.2. Расположение выводов микроконтроллеров семейства C8051F30x в корпусе MLP-11

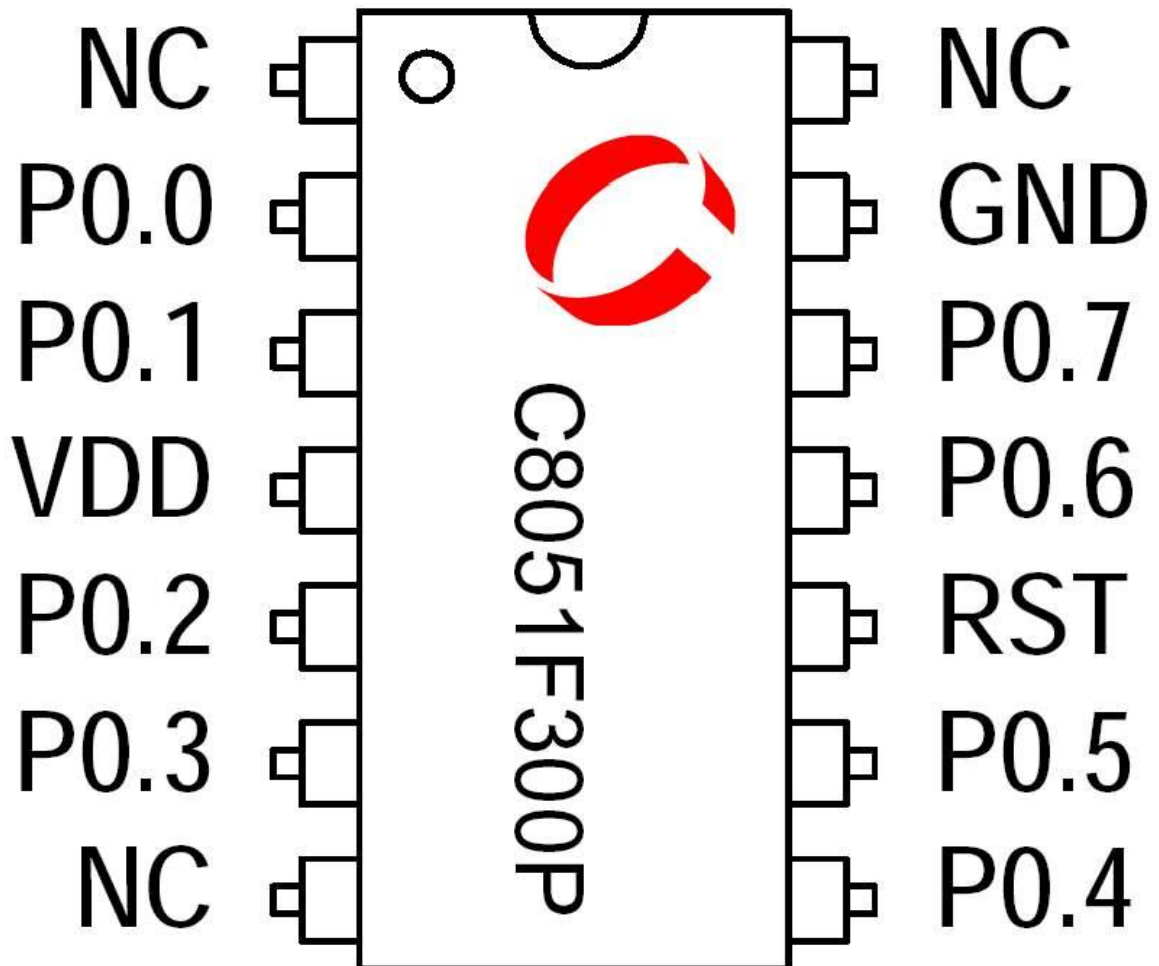


Рис.8.3. Расположение выводов микроконтроллера C8051F300P в корпусе DIP14

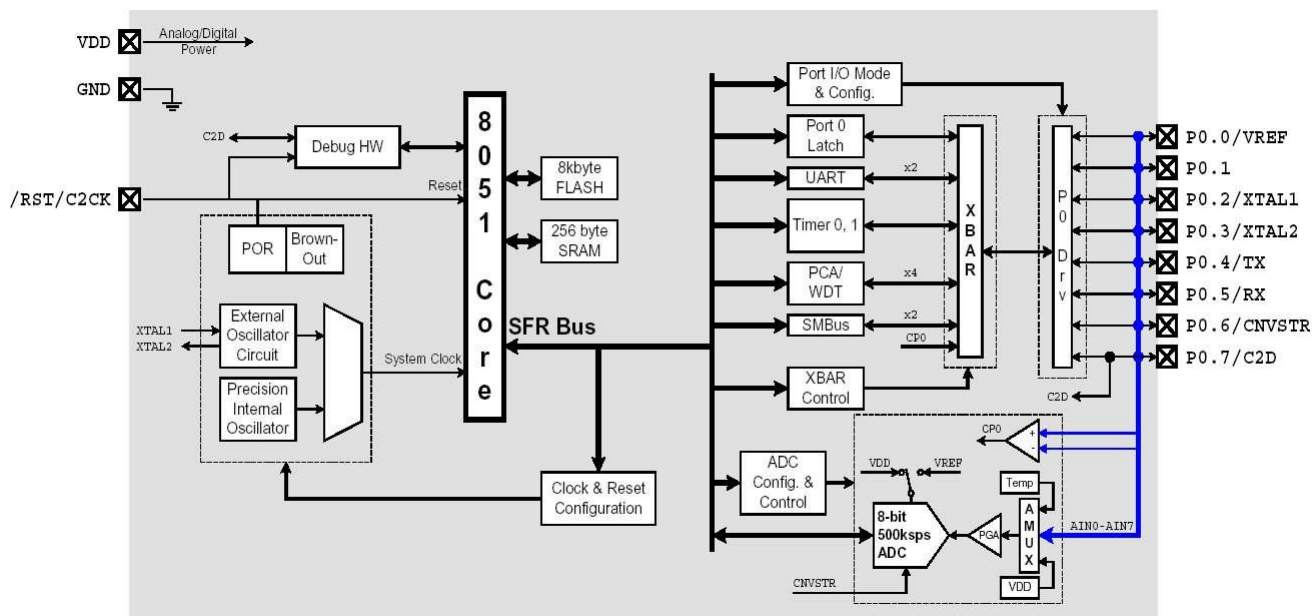


Рис.8.4. Функциональная схема микроконтроллеров C8051F300/300P/302

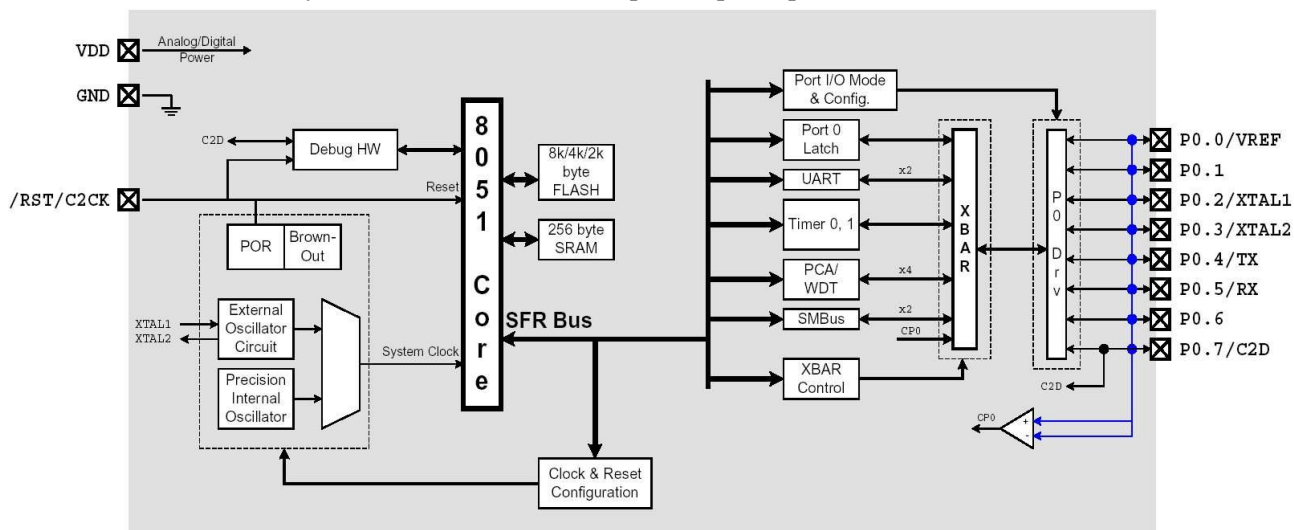


Рис.8.5. Функциональная схема микроконтроллеров C8051F301/303/304/305

4

Таблица 8.2.

Сводная таблица нумерации, названия и назначения выводов семейства C8051F30x

Имя	Выводы		Тип	Описание
	MLP-11	DIP14 (C8051F300P)		
VREF/ P0.0	1	2	A In D I/O A In	Внешний вход опорного напряжения. Линия порта P0.0
P0.1	2	3	D I/O A In	Линия порта P0.1
VDD	3	4		Напряжение питания
XTAL1 / P0.2	4	5	A In D I/O A In	Вход кварцевого резонатора или внешнего генератора Линия порта P0.2
XTAL2 / P0.3	5	6	A Out DI/O	Выход кварцевого резонатора Линия порта P0.3

P0.4	6	8	D I/O A In	Линия порта P0.4
P0.5	7	9	D I/O A In	Линия порта P0.5
C2CK/ /RST	8	10	DI/O	Тактовый сигнал C2 отладочного интерфейса
			DI/O	Внешний вход сброса или вход/выход с открытым истоком внутреннего монитора
P0.6/ CNVSTR	9	11	D I/O A In	Линия порта P0.6
			DI/O	Вход внешнего запуска ADC
C2D/ P0.7	10	12	DI/O	Двухнаправленная линия данных C2 отладочного интерфейса
			D I/O A In	Линия порта P0.7
GND	11	13		Общий

8.3. Электрические параметры и предельные режимы эксплуатации

Общие электрические характеристики семейства приведены в таблице 8.3.

Таблица 8.3.

Общие электрические характеристики семейства C8051F30x

Параметр	Условия	MIN	НОРМА	MAX
Напряжение питания аналоговой части, V	Напряжение питания аналоговой части должно быть больше 1V для работы супервизора питания	2.7	3.0	3.6
Ток потребления с активной аналоговой частью, mA	ADC и компараторы включены при тактовой частоте 25MHz		5,8	
Ток потребления цифровой части при выключенном CPU, mA	VDD = 2.7V, Clock=25MHz VDD = 2.7V, Clock=1MHz VDD = 2.7V, Clock=32kHz		2,1 83 μ A 2,8 μ A	
Ток потребления цифровой части в пассивном режиме, μ A	Генератор выключен		<0.1	
Напряжения сохранения данных в RAM, V			1.5	
Рабочий температурный диапазон, °C		-40		+85

Предельные режимы эксплуатации приведены в таблице 8.4.

Таблица 8.4.

Предельные параметры семейства C8051F30x

Предельная температура корпуса	-55 - 125°C
Предельная температура хранения	-65 - 150°C
Предельные напряжения на всех выводах Port I/O и RST/ по отношению к DGND	-0.3V - 5.8V
Предельное напряжение на вывода VDD по отношению к GND	-0.3V - 4.2V
Максимальный общий ток через VDD и GND	500mA
Максимальный выходной ток через любой вывода Port I/O	100mA

Превышение параметров, указанных в таблице, может привести к повреждению изделия. Не рекомендуется эксплуатация изделия в предельных режимах, т.к. это приводит к снижению надежности и ресурса.

8.4. Подсистемы семейства C8051F30x

Микроконтроллеры семейства C8051F30x имеют типовое ядро CIP-51 фирмы Cygnal с подсистемой отладки и программирования C2 и набором инструкций, описанные в разделах 2.1-2.3.

Ядро оснащено встроенной памятью данных с произвольным доступом (RAM) объемом 256 байт (0x00-0xFF).

Младшие 128 байт (0x00-0x7F) доступны инструкциям с прямой и косвенной адресацией, регистры специальных функций SFR доступны только инструкциям с прямой адресацией, а старшие 128 байт

(0x80-0xFF) - только инструкциям с косвенной адресацией. Первые 32 байта (0x00-0x1F) адресуются как четыре банка регистров общего назначения, а следующие 16 байт (0x20-0x2F) - имеют битовую адресацию.

Карта памяти семейства микроконтроллеров C8051F30x показана на рис.8.6.

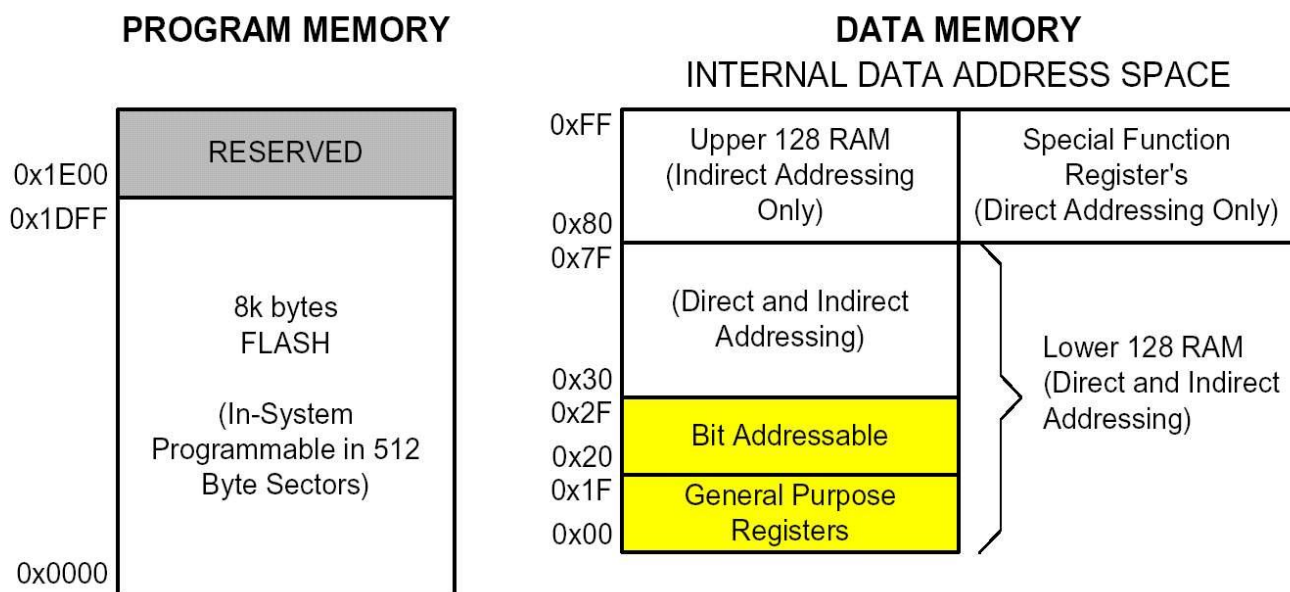


Рис.8.6. Карта памяти семейства C8051F30x

8.5. Подсистема регистров специальных функций SFR

Прямо адресуемое адресное пространство памяти данных 0x80-0xFF в стандартном 8051 микроконтроллере занято регистрами специальных функций (SFRs). С помощью этих регистров осуществляется управление и обмен данными между ресурсами ядра CIP-51 и периферией. Регистры специальных функций ядра CIP-51 с одной стороны соответствуют регистрам стандартного 8051, а с другой - дополнены возможностями конфигурирования и обмена данными с оригинальными подсистемами микроконтроллеров Cygnal.

Поскольку описываемое семейство имеет "облегченный" набор периферийных устройств, оно, соответственно, имеет одностороннее SFR пространство адресов с небольшой насыщенностью (по сравнению со всеми предыдущими семействами). Карта адресов регистров специальных функций семейства C8051F30x приведена в таблице 8.5.

Таблица 8.5.

Карта адресов регистров специальных функций SFR семейства C8051F2xx

F8	CPT0CN	PCA0L	PCA0H	PCA0CPL0	PCA0CPH0			
F0	B	P0MDIN					EIP1	
E8	ADC0CN	PCA0CPL1	PCA0CPH1	PCA0CPL2	PCA0CPH2			RSTSRC
E0	ACC	XBR0	XBR1	XBR2	IT01CF		EIE1	
D8	PCA0CN	PCA0MD	PCA0CPM0	PCA0CPM1	PCA0CPM2			
D0	PSW	REF0CN						
C8	TMR2CN		TMR2RLL	TMR2RLH	TMR2L	TMR2H		
C0	SMB0CN	SMB0CF	SMB0DAT		ADC0GT		ADC0LT	
B8	IP			AMX0SL	ADC0CF		ADC0	
B0		OSCXCN	OSCI CN	OSCICL			FLSCL	FLKEY
A8	IE							
A0					P0MDOUT			
98	SCON0	SBUF0				CPT0MD		CPT0MX
90								
88	TCON	TMOD	TL0	TL1	TH0	TH1	CKCON	PSCTL
80	P0	SP	DPL	DPH				PCON
	0(8)	1(9)	2(A)	3(B)	4(C)	5(D)	6(E)	7(F)

В таблице 8.6. регистры приведены в алфавитном порядке. Пропущенные адреса зарезервированы.

Таблица 8.6.

Таблица адресов регистров специальных функций в алфавитном порядке

Название регистра	Адрес регистра	Описание функционального назначения регистра	Раздел описания
ACC	0xE0	Аккумулятор	3.6.24
ADC0CF	0xBC	Конфигурация ADC0	8.6.3
ADC0CN	0xE8	Управление ADC 0	8.6.4
ADC0GT	0xC4	Байт верхнего порога данных ADC0	3.6.8
ADC0LT	0xC6	Байт нижнего порога данных ADC0	3.6.10
ADC0	0xBE	Байт данных ADC0	3.6.6
AMX0SL	0xBB	Выбор каналов мультимплексора MUX ADC0	8.6.2
B	0xFO	Регистр B	3.6.25
CKCON	0x8E	Регистр управления тактовой частотой таймеров	8.6.28
CPT0CN	0xF8	Управление компаратором 0	3.6.17
CPT0MD	0x9D	Управление режимом компаратора 0	8.6.8
CPT0MX	0x9F	Управление мультимплексором компаратора 0	8.6.7
DPH	0x83	Старший байт указателя данных	3.6.22
DPL	0x82	Младший байт указателя данных	3.6.21
EIE1	0xE6	Разрешение дополнительных прерываний 1	8.6.10
EIP1	0xF6	Приоритеты дополнительных прерываний 1	8.6.11
FLKEY	0xB7	Управление доступом к Flash	8.6.16
FLSCL	0xB6	Управление временем доступа к Flash	8.6.17
IE	0xA8	Разрешение прерываний	3.6.27
IP	0xB8	Управление приоритетами прерываний	3.6.28
IT01CF	0xE4	Регистр конфигурации прерываний INT0/ и INT1/	8.6.12
OSCICL	0xB3	Регистр калибровки внутреннего генератора	6.6.32
OSICN	0xB2	Управление внутренним генератором	8.6.18
OSXCXCN	0xB1	Управление внешним генератором	3.6.41
P0	0x80	Выходной регистр Port 0	3.6.45
P0MDIN	0xF1	Регистр режима ввода порта 0	8.6.23
P0MDOUT	0xA4	Регистр режима вывода порта 0	8.6.24
PCA0CN	0xD8	Регистр управления PCA	8.6.35
PCA0MD	0xD9	Регистр режима PCA	6.6.67
PCA0CPH0	0xFC	Старший байт регистра захвата 0 PCA	8.6.38
PCA0CPH1	0xEA	Старший байт регистра захвата 1 PCA	8.6.38
PCA0CPH2	0xEC	Старший байт регистра захвата 2 PCA	8.6.38
PCA0CPL0	0xFB	Младший байт регистра захвата 0 PCA	8.6.37
PCA0CPL1	0xE9	Младший байт регистра захвата 1 PCA	8.6.37
PCA0CPL2	0xEB	Младший байт регистра захвата 2 PCA	8.6.37
PCA0CPM0	0xDA	Регистр режима модуля 0 PCA	8.6.36
PCA0CPM1	0xDB	Регистр режима модуля 1 PCA	8.6.36
PCA0CPM2	0xDC	Регистр режима модуля 2 PCA	8.6.36
PCA0H	0xFA	Старший байт счетчика PCA	6.6.70
PCA0L	0xF9	Младший байт счетчика PCA	6.6.69
PCON	0x87	Управление питанием	8.6.13

PSCTL	0x8F	Управление R/W к памяти программ	3.6.34
PSW	0xD0	Слово состояния программы	3.6.23
REF0CN	0xD1	Управление источником опорного напряжения	8.6.5
RSTSRC	0xEF	Управление источниками сброса	8.6.14
SBUF0	0x99	Буфер данных последовательного порта 0 (UART0)	3.6.63
SCON0	0x98	Управление последовательным портом 0 (UART0)	8.6.27
SMB0CF	0xC1	Регистр конфигурации SMBus	8.6.25
SMB0CN	0xC0	Регистр управления SMBus	8.6.26
SMB0DAT	0xC2	Регистр данных SMBus	3.6.56
SP	0x81	Указатель стека	3.6.20
TMR2CN	0xC8	Управление таймерами/счетчиками 2	8.6.29
TCON	0x88	Управление таймерами/счетчиками 0,1	3.6.65
TH0	0x8C	Старший байт данных таймера/счетчика 0	3.6.70
TH1	0x8D	Старший байт данных таймера/счетчика 1	3.6.71
TL0	0x8A	Младший байт данных таймера/счетчика 0	3.6.68
TL1	0x8B	Младший байт данных таймера/счетчика 1	3.6.69
TMOD	0x89	Режимы таймеров счетчиков	3.6.66
TMR2RLH	0xCB	Старший байт регистра автозагрузки таймера 2	8.6.31
TMR2RLL	0xCA	Младший байт регистра автозагрузки таймера 2	8.6.30
TMR2H	0xCD	Старший байт регистра счетчик таймера 2	8.6.33
TMR2L	0xCC	Младший байт регистра счетчика таймера 2	8.6.32
XBR0	0xE1	Регистр управления коммутатором ресурсов Crossbar 0	8.6.20
XBR1	0xE2	Регистр управления коммутатором ресурсов Crossbar 1	8.6.21
XBR2	0xE3	Регистр управления коммутатором ресурсов Crossbar 2	8.6.22

8.6. Регистры SFR

Управление и обмен данными с всей аналоговой и цифровой периферией микроконтроллеры семейства C8051F30x осуществляют через регистры SFR. Для регистров, описание которых полностью совпадает с описанием регистров других семейств, даются ссылки на соответствующие разделы в таблице 8.6. Для остальных регистров ниже будет приведено подробное описание. Кроме того, в этом разделе будут даны описания некоторых функциональных узлов, отличающихся от приведенных ранее или отсутствующих в ней.

8.6.1. Особенности аналого-цифрового преобразователя

Аналого-цифровой преобразователь семейства C8051F30x имеет отличия от аналогичных узлов, применяющихся в других семействах. В первую очередь это связано с ограниченным количеством выводов корпуса и необходимостью, в этих условиях, обеспечить и однополярный, и дифференциальный режимы. С этой целью в узле аналого-цифрового преобразователя была изменена структура аналогового мультиплексора. Фактически, в этом семействе используются два мультиплексора, управляемых одним регистром SFR, каждый из которых коммутирует свой вход предварительного усилителя PGA. Функциональная схема узла аналого-цифрового преобразователя приведена на рис.8.7.

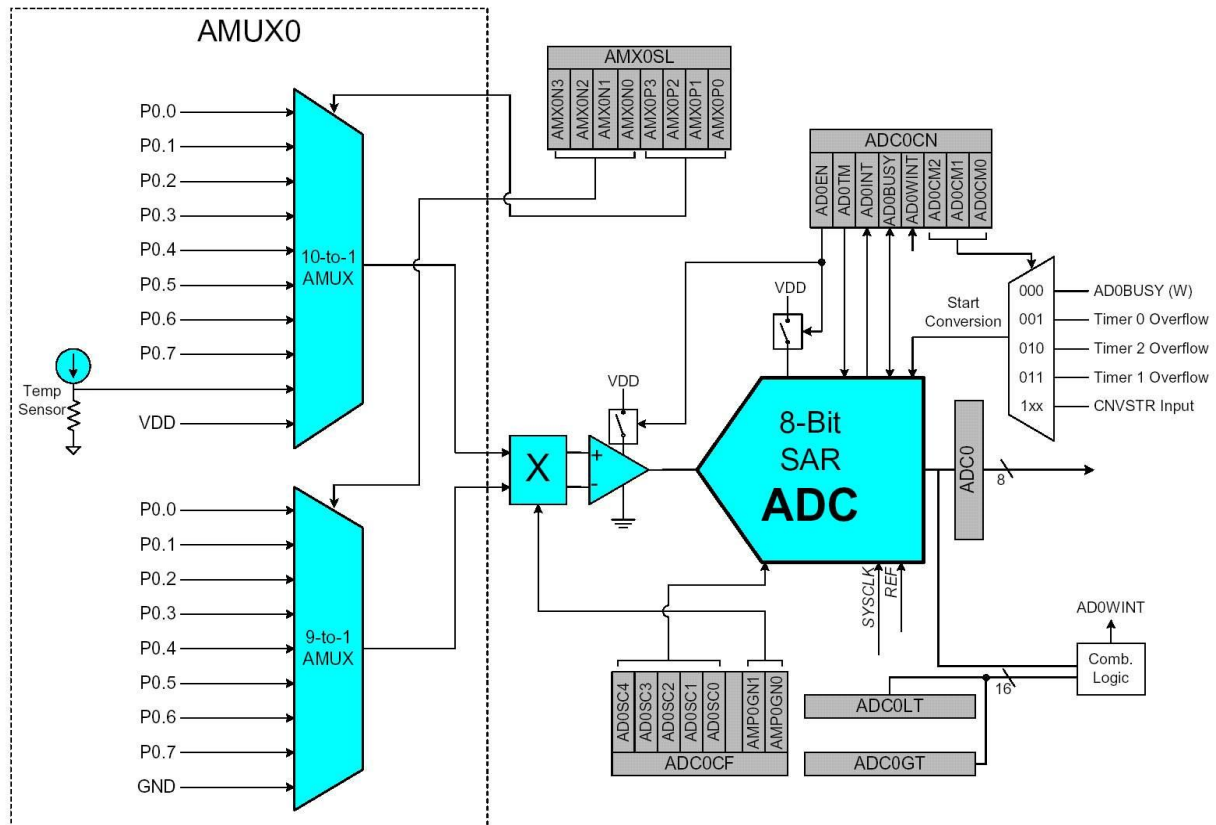


Рис.8.7. Функциональная схема аналого-цифрового узла

9

Первая часть мультиплексора коммутирует, как бы источник сигнала, а вторая – как бы точку, относительно которой этот сигнал измеряется. Если обе части мультиплексора настроены на различные выходы микроконтроллера, мы имеем дифференциальное включение, если же вторая часть мультиплексора (его инвертирующий вход) соединен с землей – имеем однополярное включение. При этом измерение производится между землей (0V) и опорным напряжением VREF.

Первая половина мультиплексора имеет 10 входов, восемь из которых могут быть подключены к входам порта 0, девятый подключен к датчику температуры, а десятый – к напряжению питания. Это позволяет производить измерение температуры и напряжения питания.

Градуировочная зависимость датчика температуры приведена на рис.8.8.

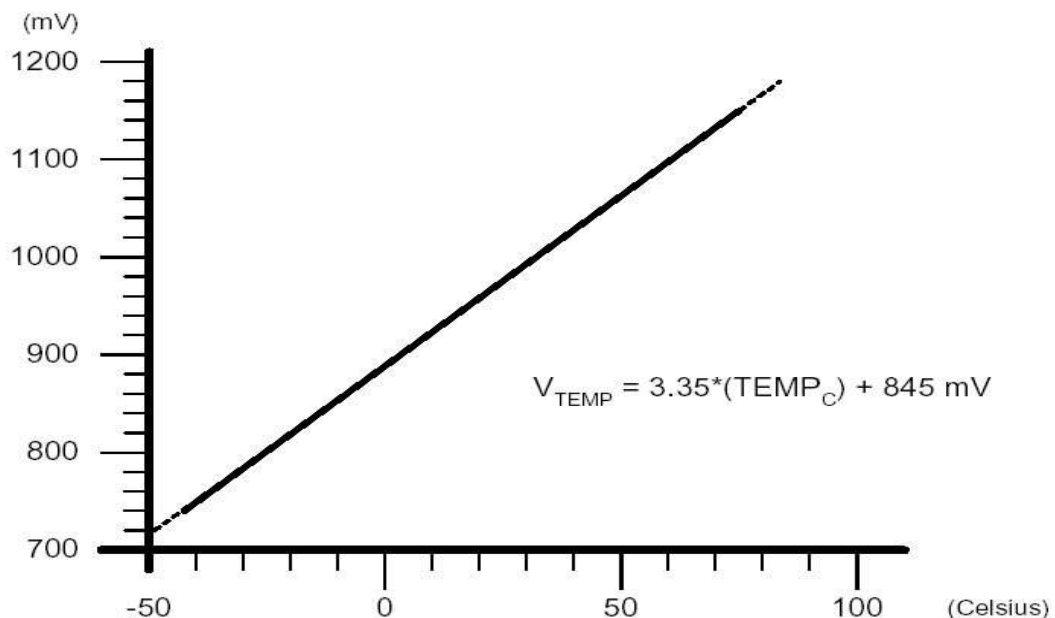


Рис.8.8. Градуировочная зависимость датчика температуры

8.6.2. AMX0SL – Регистр выбора каналов мультимплексора (C8051F300/302)

Название регистра:	AMX0SL – AMUX0 Channel Select Register						
SFR адрес:	0xBB		Значение после сброса:	00000000b (0x00)			
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
AMX0N3	AMX0N2	AMX0N1	AMX0N0	AMX0P3	AMX0P2	AMX0P1	AMX0P0
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Биты 7-4: AMX0N3-0 – AMUX0 Negative Input Selection – биты задания неинвертирующего входа:

AMX0N3-0	Неинвертирующий вход ADC0
0000	P0.0
0001	P0.1
0010	P0.2
0011	P0.3
0100	P0.4
0101	P0.5
0110	P0.6
0111	P0.7
1xxx	GND (однополярный режим)

Биты 3-0: AMX0P3-0 – AMUX0 Positive Input Selection – биты задания инвертирующего входа:

AMX0N3-0	Инвертирующий вход ADC0
0000	P0.0
0001	P0.1
0010	P0.2
0011	P0.3
0100	P0.4
0101	P0.5
0110	P0.6
0111	P0.7
1000	Температурный датчик
1001	VDD – напряжение питания

8.6.3. ADC0CF - Регистр конфигурации ADC0 (C8051F300/302)

Название регистра:	ADC0CF - ADC Configuration Register						
SFR адрес:	0xBC		Значение после сброса:	11111000b (0xF8)			
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
AD0SC4	AD0SC3	AD0SC2	AD0SC1	AD0SC0	-	AMPGN1	AMPGN0
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Биты AD0SC4-0 определяют входную частоту для ADC, т.е. косвенно определяют время преобразования. Код, устанавливаемый в этих битах, задает коэффициент деления делителя, на вход которого поступает системная тактовая частота.

$$AD0SC = SYSCLK/CLK_{ADC} - 1$$

Бит 2 не используется, при чтении возвращает 0b, при записи значение игнорируется.

Биты 1-0: AMPGN1-0 – ADC0 Internal Amplifier Gain - определяют коэффициент усиления входного усилителя:

- 00 – коэффициент усиления 0.5;
- 01 – коэффициент усиления 1;
- 10 – коэффициент усиления 2;
- 11 – коэффициент усиления 4.

8.6.4. ADC0CN - Регистр управления ADC

Название регистра:	ADC0CN – ADC0 Control Register						
SFR адрес:	0xE8	Значение после сброса:	00000000b (0x00)				
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
AD0EN	AD0TM	AD0INT	AD0BUSY	AD0WINT	AD0CM2	AD0CM1	AD0CM0
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Бит 7: AD0EN - Бит разрешения работы ADC (0 - выключен; 1 - включен);

Бит 6: AD0TM - Бит режима слежения:

0 – Слежение продолжается до завершения преобразования;

1 - Слежение определяется битами AD0CM2-0;

Бит 5: AD0INT - Флаг прерывания завершения преобразования, устанавливается в 1 после завершения преобразования;

Бит 4: AD0BUSY - Бит занятости:

При чтении: не используется;

При записи:

0 - Игнорируется;

1 - Запускает преобразование, если AD0CM2-0 = 000b;

Бит 3: AD0WINT - флаг прерывания сравнения окна ADC0, аппаратно устанавливается в 1 при сравнении, стирание флага должно производиться программно;

Биты 2-0: AD0CM2-0 - режимы задания запуска преобразования;

AD0TM=0;

000 - Преобразование начинается при установке бита AD0BUSY;

001 - Преобразование начинается при переполнении таймера 0;

010 - Преобразование начинается при переполнении таймера 2;

011- Преобразование начинается при переполнении таймера 1.

1xx - Преобразование начинается по перепаду уровней с низкого в высокий на входе CNVSTR;

AD0TM=1;

000 – Слежение начинается при установке бита AD0BUSY и длится 3 такта преобразования;

001 - Слежение начинается при переполнении таймера 0 и длится 3 такта преобразования;

010 - Слежение начинается при переполнении таймера 2 и длится 3 такта преобразования;

011- Слежение начинается при переполнении таймера 1 и длится 3 такта преобразования;

1xx- Слежение начинается по перепаду уровней с низкого в высокий на входе CNVSTR и длится 3 такта преобразования.

8.6.5. REF0CN - Регистр управления опорным напряжением

Название регистра:	REF0CN - Reference Control Register						
SFR адрес:	0xD1	Значение после сброса:	00000000b (0x00)				
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
-	-	-	-	REFSL	TEMPE	BIASE	-
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Биты 7-4 не используются, при чтении возвращаются 0000b, при записи значение игнорируется;

Бит 3: REFSL – Voltage Reference Select – выбор опорного источника:

0 – внешний источник опорного напряжения со входа VREF;

1 – в качестве источника используется напряжение питания;

Бит 2: TEMPE - бит разрешения температурного датчика (1 - включен; 0 - выключен);

Бит 1: BIASE - бит разрешения цепей опорных напряжений BIAS, необходимых для работы аналого-цифрового преобразователя ADC - (1 - включено);

Бит 0 не используется, при чтении возвращается 0b, при записи значение игнорируется.

8.6.6. Особенности компаратора

В описываемом семействе используется оригинальная схема компаратора, снабженная входным мультиплексором, состоящим из двух частей. Функциональная схема узла компаратора приведена на рис.8.9.

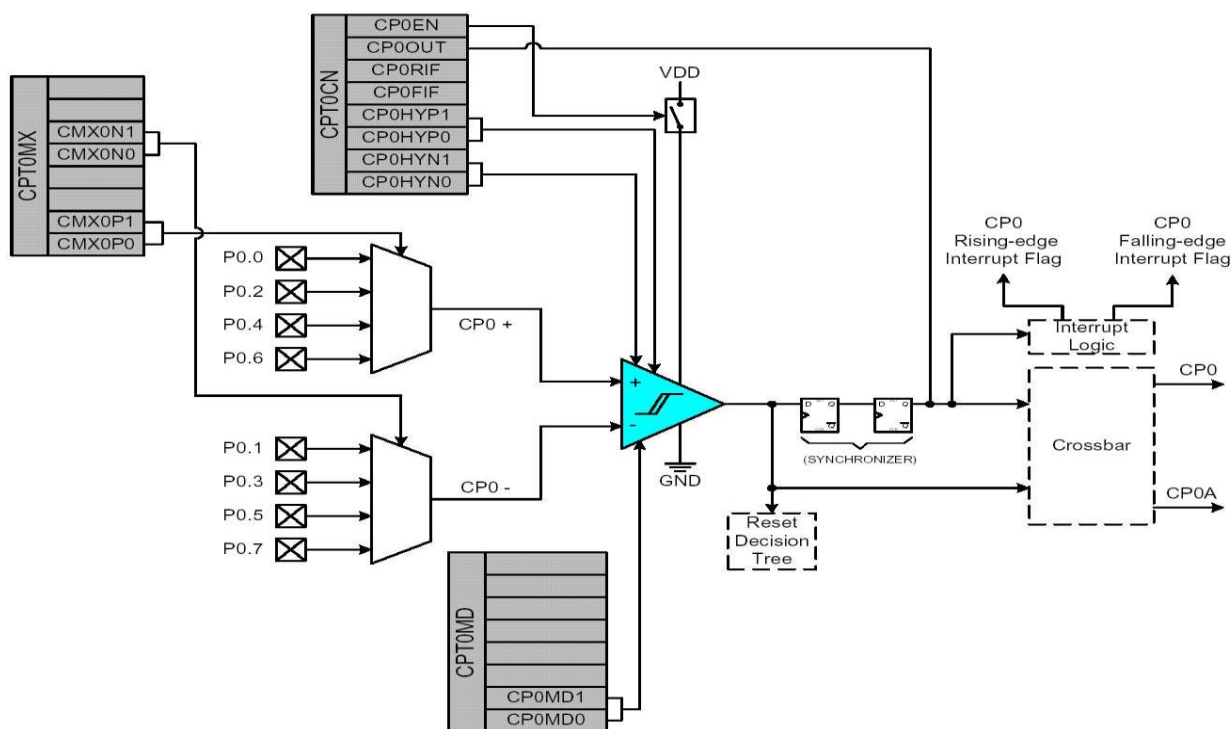


Рис.8.9. Функциональная схема узла компаратора

8.6.7. CPT0MX – Регистр управления мультиплексором компаратора 0

Название регистра:	CPT0MX – Comparator 0 MUX Selection Register						
SFR адрес:	0x9F	Значение после сброса:	00000000b (0x00)				
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
-	-	CMX0N1	CMX0N0	-	-	CMX0P1	CMX0P0
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Биты 7-6 и 3-2 не используются, при чтении возвращаются 00b, при записи значение игнорируется;

Биты 5-4: CMX0N1-0 – Comparator 0 Negative Input MUX Select – биты выбора инвертирующего входа компаратора 0:

- 00 – выбран P0.1;
- 01 – выбран P0.3;
- 10 – выбран P0.5;
- 11 – выбран P0.7;

Биты 1-0: CMX0P1-0 – Comparator 0 Positive Input MUX Select – биты выбора неинвертирующего входа компаратора 0:

- 00 – выбран P0.0;
- 01 – выбран P0.2;
- 10 – выбран P0.4;
- 11 – выбран P0.6.

8.6.8. CPT0MD – Регистр выбора режима компаратора 0

Название регистра:	CPT0MD – Comparator 0 Mode Selection Register						
SFR адрес:	0x9D	Значение после сброса:	00000000b (0x00)				
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
-	-	-	-	-	-	CM0MD1	CM0MD0
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Биты 7-2 не используются, при чтении возвращаются 000000b, при записи значение игнорируется;
Биты 5-4: CM0MD1-0 – Comparator 0 Mode Select – биты выбора режима компаратора 0:

- 00 – время срабатывания 100nS;
- 01 – время срабатывания 175nS;
- 10 – время срабатывания 320nS;
- 11 – время срабатывания 1050nS.

8.6.9. Источники прерываний

Обработчик прерываний семейства C8051F30x обрабатывает всего 13 источников, приведенных в табл.8.7.

Таблица 8.7

Таблица источников прерываний семейства C8051F30x

Источник прерываний	Вектор	Приоритет	Флаг прерывания	Разрешено
Reset	0x0000	Высший	Нет	Всегда разрешен
External Interrupt 0 (INT0/)	0x0003	0	IE0 (TCON.1)	EX0 (IE.0)
Timer 0 Overflow	0x000B	1	TF0 (TCON.5)	ET0 (IE.1)
External Interrupt 1 (INT1/)	0x0013	2	IE1 (TCON.3)	EX1 (IE.2)
Timer 1 Overflow	0x001B	3	TF1 (TCON.7)	ET1 (IE.3)
Serial Port (UART0)	0x0023	4	RI (SCON.0) TI (SCON.1)	ES (IE.4)
Timer 2 Overflow	0x002B	5	TF2H (T2CON.7) TF2L (T2CON.6)	ET2 (IE.5)
SMBus	0x0033	6	SI (SMB0CN.0)	ESMB0 (EIE1.0)
ADC0 Window Comparison	0x003B	7	ADWINT (ADC0CN.3)	EWADC0 (EIE1.1)
ADC0 End of Conversion	0x0043	8	ADCINT (ADC0CN.5)	EADC0 (EIE1.2)
PCA	0x004B	9	CF (PCA0CN.7) CCFn (PCA0CN.n)	EPCA0 (EIE.3)
Comparator 0 Falling Edge	0x0053	10	CP0FIF (CPT0CN.4)	ECP0F (EIE1.4)
Comparator 0 Rising Edge	0x005B	11	CP0RIF (CPT0CN.5)	ECP0R (EIE1.5)

8.6.10. EIE1 - Дополнительный регистр разрешения прерываний 1

Название регистра:	EIE1 - Extended Interrupt Enable 1						
SFR адрес:	0xE6		Значение после сброса:	00000000b (0x00)			
	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	-	-	ECP0R	ECP0F	EPCA0	EADC0C	EWADC0
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1
							ESMB0
							Bit 0

Примечание: Установка любого из битов разрешает прерывание, обнуление - запрещает.

Биты 7-6 не используются, при чтении возвращаются 00b, при записи значение игнорируется;

Бит 5: ECP0R - Enable Comparator 0 Rising Edge Interrupt - бит разрешения прерывания при положительном перепаде на выходе компаратора 0.

Бит 4: ECP0F - Enable Comparator 0 Rising Falling Interrupt - бит разрешения прерывания при отрицательном перепаде на выходе компаратора 0.

Бит 3: EPCA0 - Enable Programmable Counter Array (PCA0) Interrupt - бит разрешения прерывания от программируемого массива-счетчика 0.

Бит 2: EADC0C - Enable ADC0 Conversion Complite Interrupt - бит разрешения прерывания завершения преобразования аналого-цифрового преобразователя 0.

Бит 1: EWADC0 - Enable Window Comparison ADC0 Interrupt - бит разрешения прерывания от "окна" аналого-цифрового преобразователя 0.

Бит 0: ESMB0 - Enable SMBus 0 Interrupt - бит разрешения прерывания от интерфейса SMBus.

8.6.11. EIP1 - Дополнительный регистр приоритетов 1

Название регистра:	EIP1 - Extended Interrupt Priority 1						
SFR адрес:	0xF6		Значение после сброса:	00000000b (0x00)			
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
-	-	PCP0R	PCP0F	PPCA0	PADC0C	PWADC0	PSMB0
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Примечание: Установка любого из битов означает присвоение высокого приоритета, обнуление - низкого приоритета.

Биты 7-6 не используются, при чтении возвращаются 00b, при записи значение игнорируется;

Бит 5: PCP0R - Comparator 0 (CP0) Rising Interrupt Priority Control - бит определяет уровень приоритета компаратора 0 при положительном перепаде выходного уровня.

Бит 4: PCP0F - Comparator 0 (CP0) Falling Interrupt Priority Control - бит определяет уровень приоритета компаратора 0 при отрицательном перепаде выходного уровня.

Бит 3: PPCA0 - Programmable Counter Array (PCA0) Interrupt Priority Control - бит определяет уровень приоритета программируемого массива-счетчика 0.

Бит 2: EADC0C - Enable ADC0 Conversion Complite Interrupt - бит определяет уровень приоритета прерывания завершения преобразования аналого-цифрового преобразователя 0.

Бит 1: PWADC0 - ADC0 Window Comparator Interrupt Priority Control - бит определяет уровень приоритета функции "окна" аналого-цифрового преобразователя ADC0.

Бит 0: PSMB0 - SMBus 0 Interrupt Priority Control - бит определяет уровень приоритета интерфейса SMBus.

8.6.12. IT01CF – Регистр конфигурации прерываний INT0/ & INT1/

Название регистра:	IT01CF - INT0/INT1 Configuration Register						
SFR адрес:	0xE4		Значение после сброса:	00000000b (0x00)			
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
IN1PL	IN1SL2	IN1SL1	IN1SL0	IN0PL	IN0SL2	IN0SL1	IN0SL0
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Биты 7 и 3: IN1(0)PL – биты определения полярности прерываний INT1/ & INT0/ соответственно;

Биты 6-4 и 3-0 определяют выводы, к которым подключаются входы прерываний INT1/ & INT0/ соответственно (Коммутатор ресурсов Crossbar пропускает выбранные выводы):

000 – P0.0;

001 - P0.1;

010 - P0.2;

011 - P0.3;

100 - P0.4;

101 - P0.5;

110 - P0.6;

111 - P0.7.

8.6.13. PCON - Регистр контроля питания

Название регистра:	PCON - Power Control Register						
SFR адрес:	0x87		Значение после сброса:	00000000b (0x00)			
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
GF5	GF4	GF3	GF2	GF1	GF0	STOP	IDLE
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Биты 7-2:

GF5-GF0 - General Purpose Flags 5-0 - флаги общего назначения.

Бит 1: STOP - Stop Mode Select - режим энергосбережения с остановленным генератором (1) / нормальный режим (0).

Бит 0: IDLE - Idle Mode Select - режим энергосбережения с остановленным процессором, но работающими таймерами, прерываниями, последовательным портом и аналоговой периферией (1) / нормальный режим (0).

8.6.14. RSTSRC - Регистр источников сброса

Название регистра:	RSTSRC - Reset Source Register						
SFR адрес:	0xEF	Значение после сброса:	xxxxxxxx				
	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	-	FERROR	CORSEF	SWRSEF	WDTRST	MCDREF	PORSF
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1
							PINRSF
							Bit 0

Бит 7 не используется, при чтении возвращается 0b, при записи значение игнорируется;

Бит 6: FERROR - Flash Error - бит устанавливается в 1, если после последнего сброса была обнаружена ошибка чтения, записи или стирания Flash.

Бит 5: CORSEF - Comparator 0 Reset Enable and Flag - бит разрешения и флаг сброса от компаратора 0. При записи: 1 разрешает (0 - запрещает) использование компаратора 0 в качестве источника сброса при низком логическом уровне на выходе. При чтении: логическая 1 означает, что предыдущий сброс произошел от компаратора 0, соответственно, логический 0 означает, что сброс произошел от другого источника.

Бит 4: SWRSF - Software Reset Force and Flag - бит / флаг программного сброса. При записи 1 отключается внешний вход сброса RST/. При чтении: 1 означает, что сброс произошел от записи в SWRSF бит.

Бит 3: WDTRSF - Watchdog Timer Reset Flag - флаг сброса охранного таймера. Логическая 1 означает, что предыдущий сброс произошел от WDT. 5

Бит 2: MCDRST - Missing Clock Detector Flag - флаг отсутствия тактирования. Логическая 1 при чтении означает, что предыдущий сброс произошел от отсутствия тактовой частоты.

Бит 1: PORSF - Power-On Reset Force and Flag - флаг сброса после включения питания. Логическая 1 при чтении означает, что предыдущий сброс произошел после включения питания. Запись 1 вызывает сброс и переводит вход RST/ в низкий логический уровень, чтение 1 означает, что предыдущий сброс произошел после включения питания.

Бит 0: PINRSF - HW Pin Reset Flag - флаг вывода RST/. При чтении 1 означает, что последний сброс произошел от вывода RST/.

8.6.15. Flash память и байт защиты

Карта Flash памяти для различных микроконтроллеров семейства приведена на рис.8.10. На рисунке показано расположение карты памяти различных микроконтроллеров семейства C8051F30x и расположение байта защиты. Байт защиты (секретности) разделен на два полубайта. Запись хотя бы одного нуля в биты от 7 до 4 приводит к защите от записи или страничного стирания всей Flash памяти минуя интерфейс C2. Запись хотя бы одного нуля в биты от 3 до 0 приводит к защите от чтения, записи или страничного стирания всей Flash памяти минуя интерфейс C2. Любая попытка установки нулевых битов в единицу в байте защиты приводит к полному стиранию памяти программ.

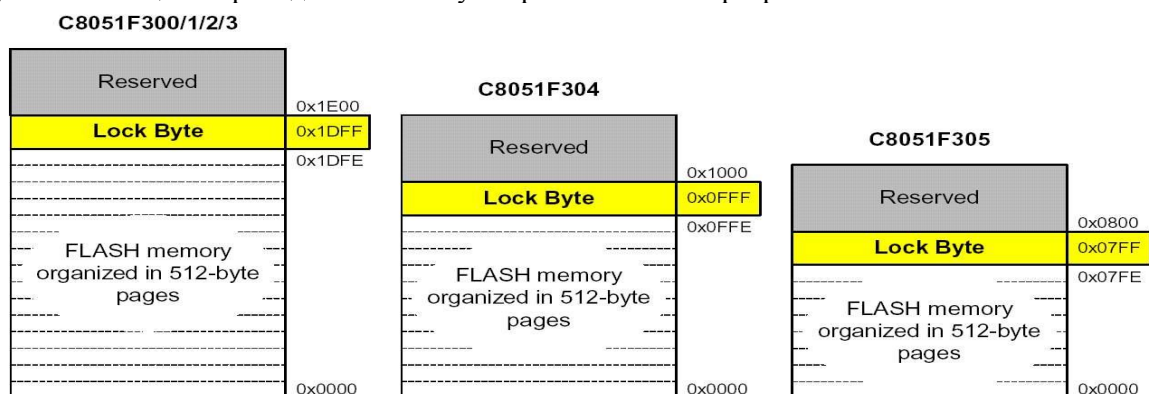


Рис.8.10. Карта Flash памяти для различных микроконтроллеров семейства c8051F30x

8.6.16. FLKEY - Регистр блокировки Flash памяти

Название регистра:	FLKEY - Flash Lock and Key Register						
SFR адрес:	0xB7	Значение после сброса:	00000000b (0x00)				
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

В этот регистр необходимо производить запись кодовой последовательности 0xA5 & 0xF1 перед каждой операцией записи или стирания. Flash память будет заперта до следующего сброса если были записаны неправильные коды или были предприняты попытки Flash операций перед записью в регистр корректных кодов 0xA5 & 0xF1.

При чтении биты 1-0 индицируют статус защиты:

00 - Flash память заперта для записи и чтения;

01 - Первый байт ключа (0xA5) записан правильно;

10 - Оба ключа записаны правильно, Flash память открыта для записи/стирания;

11 - Операции с Flash памятью запрещены до следующего сброса.

8.6.17. FLSCL - Регистр временных параметров Flash памяти

Название регистра:	FLSCL - Flash Memory Timing Prescaler						
SFR адрес:	0xB6	Значение после сброса:	10000000b (0x80)				
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
FOSE	-	-	-	-	-	-	-
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Бит 7: FOSE - Flash One-Shot Timer Enable - бит разрешения 1 / запрещения 0 одномоментного таймера;
Биты 6-0 зарезервированы.

8.6.18. OSCICN - Регистр управления внутренним тактовым генератором

Название регистра:	OSCICN - Internal Oscillator Control Register						
SFR адрес:	0xB2	Значение после сброса:	00000100b (0x04)				
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
-	-	-	IFRDY	CLKSL	IOSCEN	IFCN1	IFCN0
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Биты 7-5 не используются, при чтении возвращается 000b, при записи значение игнорируется.

Бит 4: IFRDY - Internal Oscillator Frequency Ready Flag - флаг готовности внутреннего генератора, устанавливается в 1 после нормального запуска внутреннего генератора на частоте, установленной IFCN битами.

Бит 3: CLKSL - System Clock Source Select Bit - бит установки источника тактовых импульсов. Установка 1 включает внешний генератор, 0 - внутренний.

Бит 2: IOSCEN - Internal Oscillator Enable Bit - бит разрешения внутреннего генератора (1 - разрешен).

Биты 1-0: IFCN - Internal Oscillator Frequency Control Bits - биты установки частоты внутреннего генератора:

00 - SYSCLK получается деление внутреннего генератора на 8;

01 - SYSCLK получается деление внутреннего генератора на 4;

10 - SYSCLK получается деление внутреннего генератора на 2;

11 - SYSCLK получается деление внутреннего генератора на 1.

8.6.19. Коммутатор ресурсов Crossbar

Коммутатор ресурсов семейства C8051F30х несколько отличается от аналогичных узлов других семейств. Также как и в других семействах он в соответствии с приоритетной таблицей приписывает вхо-

ды/выходы выбранных периферийных узлов на остающиеся свободными выводами. Исключение составляет UART0, вход и выход которого, если UART разрешен, всегда соотносятся к выводам 4 (TxD) и 5 (RxD) корпуса. Таблица приоритетов Crossbar при XBR=0x00, приведена на рис.8.11.

	P0								Signals Unavailable
SF Signals	VREF	x1	x2	CNVSTR					
PIN I/O	0	1	2	3	4	5	6	7	
TX0									
RX0									
SDA									
SCL									
CP0									
CP0A									
SYSCLK									
CEX0									
CEX1									
CEX2									
ECI									
T0									
T1									
	0	0	0	0	0	0	0	0	
	XBR0[0:7]								

Рис.8.11. Таблица приоритетов Crossbar при XBR0=0x00

Таблицу приоритетов можно заставить пропустить выбранные выводы, как это показано на рис.8.12, на котором XBR0=44, т.е. выводы 2 и 6 заданно пропустить.

	P0								Signals Unavailable																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																										
SF Signals	VREF	x1		x2		CNVSTR																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																													
PIN I/O	0	1	2	3	4	5	6	7																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																											
	0	1	2	3	4	5	6	7																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																											
TX0																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																			</

Рис.8.12. Таблица приоритетов Crossbar при XBR0=0x44

Общая методика конфигурации выводов микроконтроллеров семейства C8051F30х следующая:

1. Выбрать режим ввода для аналоговых и цифровых выводов, используя установки необходимых битов в регистре P0MDIN;
2. Выбрать режимы выхода для всех выводов (открытый исток или ключевой режим), используя установки необходимых битов в регистре P0MDOUT;
3. Установить в регистре XBR0 биты которые Crossbar должна пропустить, например, для аналоговых входов или других целей;
4. Разрешить необходимую периферию и ассоциировать их входы/выходы со свободными выводами корпуса;
5. Разрешить Crossbar.

8.6.20. XBR0 - Регистр конфигурации Crossbar 0

Название регистра:	XBR0 - Port I/O Crossbar Register 0						
SFR адрес:	0xE1	Значение после сброса:		00000000b (0x00)			
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
-	XSKP6	XSKP5	XSKP4	XSKP3	XSKP2	XSKP1	XSKP0
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Бит 7 не используется, при чтении возвращает 0, при записи значение игнорируется;

Биты 6-0: XSKP6-0 - Crossbar Skip Enable Bits - биты задают (1) номера выводов, которые должны быть пропущены Crossbar.

8.6.21. XBR1 - Регистр конфигурации Crossbar 1

Название регистра:	XBR1 - Port I/O Crossbar Register 1						
SFR адрес:	0xE2	Значение после сброса:		00000000b (0x00)			
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
PCA0ME	CP0AOEN	CP0OEN	SYSCKE	SMB0OEN	URX0EN	UTX0EN	
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Установка 1 в соответствующие регистры разрешает разводку выводов соответствующих узлов.

Биты 7-6: PCA0ME - PCA Module I/O Enable Bits:

- 00 - PCA запрещен;
- 01 - разрешен CEX0;
- 10 - разрешен CEX0, CEX1;
- 11 - разрешен CEX0, CEX1 и CEX2;

Бит 5: CP0AOEN - Comparator 0 Asynchronous Output Enable - разрешение (1) разводки асинхронного выхода компаратора 0;

Бит 4: CP0OEN - Comparator 0 Output Enable - разрешение (1) разводки выхода компаратора 0;

Бит 3: SYSCKE - SYSCLK/ Output Enable - разрешение (1) разводки выхода тактового генератора;

Бит 2: SMB0OEN - SMBus I/O Enable - разрешение (1) разводки сигналов интерфейса SMBus;

Бит 1: URX0EN - UART RX Enable - разрешение (1) разводки сигнала RX интерфейса UART;

Бит 0: UTX0EN - UART TX Enable - разрешение (1) разводки сигнала TX интерфейса UART.

8.6.22. XBR2 - Регистр конфигурации Crossbar 2

Название регистра:	XBR2 - Port I/O CrossBar Register 2						
SFR адрес:	0xE3	Значение после сброса:		00000000b (0x00)			
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
WEAKPUD	XBARE	-	-	-	T1E	T0E	ECIE
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

- Бит 7: WEAKPUD - Port I/O Weak Pull-up Disable Bit - бит разрешения (0) / запрещения (1) подтяжки выводов (резисторов, соединенных с напряжением питания) за исключением линий ввода /вывода, сконфигурированных не с "открытым истоком");
- Бит 6: XBARE - CrossBar Enable Bit - бит разрешения (1) коммутатора ресурсов CrossBar;
- Биты 5-3 не используются, читаются как нули, при записи значения игнорируются;
- Бит 2: T1E - Timer 1 Enable - разрешение (1) разводки сигнала T1;
- Бит 1: T0E - Timer 0 Enable - разрешение (1) разводки сигнала T0;
- Бит 0: ECIE - PCA0 Counter Input Enable - разрешение (1) разводки входа счетчика PCA.

8.6.23. P0MDIN - Регистр порта в режиме аналоговых/цифровых входов

Название регистра:		P0MDIN - Port0 Digital/Analog Input Mode					
SFR адрес / страница:		0xF1		Значение после сброса:		11111111b (0xFF)	
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Запись 0 в соответствующий бит порта запрещает режим цифрового ввода (переводит бит в режим аналогового ввода);

Запись 1 в соответствующий бит порта переводит линию порта в режим цифрового ввода.

8.6.24. P0MDOUT - Регистр конфигурации выходов порта 0

3.0.2.4. P0MDOUT - Регистр конфигурации выходов порта 0																											
Название регистра:	P0MDOUT - Port0 Output Mode Register																										
SFR адрес:	0xA4	Значение после сброса:	00000000b (0x00)																								
<table><tr><td>R/W</td><td>R/W</td><td>R/W</td><td>R/W</td><td>R/W</td><td>R/W</td><td>R/W</td><td>R/W</td></tr><tr><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td></tr><tr><td>Bit 7</td><td>Bit 6</td><td>Bit 5</td><td>Bit 4</td><td>Bit 3</td><td>Bit 2</td><td>Bit 1</td><td>Bit 0</td></tr></table>				R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W									Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W																				
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0																				

Биты 7-0: P0MDOUT.[7-0] - Output Configuration Bits - биты конфигурации порта 0.

0 - соответствующий вывод порта 0 установлен в режим с "открытым истоком".

1 - соответствующий вывод порта 0 установлен в обычный режим.

8.6.25. SMB0CF - Регистр скорости/конфигурации интерфейса SMBus

3.0.25. SMB0CF - Регистр скорости/конфигурации интерфейса SMBus								
Название регистра:		SMB0CF - SMBus Clock/Configuration Register						
SFR адрес:		0xC1		Значение после сброса:		00000000b (0x00)		
R/W		R/W	R/W	R/W	R/W	R/W	R/W	
ENSMB	INH	BUSY	EXTHOLD	SMBTOE	SMBFTE	SMBCS1	SMBCS0	
Bit 7		Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Бит 7: ENSMB - SMBus Enable - бит разрешения (1) интерфейса;

Бит 6: INH - SMBus Slave Inhibit - бит запрещения (1) генерации прерывания при переходе в режим ведомого;

Бит 5: BUSY - SMBus Busy Indicator - бит индикации занятости (1) интерфейса;

Бит 4: EXTHOLD - SMBus Setup & Hold Time Extension Enable - бит разрешения (1) расширенных установок;

Бит 3: SMBTOE - SMBus SCL Timeout Detection Enable - при установке бита в единицу интерфейс затормаживает перезагрузку таймера 2 пока сигнал SCL остается в высоком состоянии, и отпускает таймер 2, когда SCL возвращается в низкий уровень;

Бит 2: SMBFTE - SMBus Free Timeout Detection Enable - если бит установлен в 1, интерфейс освобождает шину при нахождении SCL & SDA в высоком состоянии более 10 периодов;

Биты 1-0: SMBCS1-0 - SMBus Clock Source Selection - биты выбора источника тактирования:

00 - переполнение таймера 0;

01 - переполнение таймера 1;

- 10 - переполнение старшего байта таймера 2;
11 - переполнение младшего байта таймера 2.

8.6.26. SMB0CN - Регистр управления интерфейсом SMBus

Название регистра:	SMB0CN - SMBus Control Register						
SFR адрес:	0xC0	Значение после сброса:	00000000b (0x00)				
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
MASTER	TXMODE	STA	STO	ACKRQ	ARBLOST	ACK	SI
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

- Бит 7: MASTER - SMBus Master/Slave Indicator - индикатор 1- ведущий / 0 - ведомый;
Бит 6: TXMODE - SMBus Transmit Mode Indicator - индикатор 1- передача / 0 - прием;
Бит 5: STA - SMBus Start Flag - флаг начала передачи:
Если SMBus интерфейс работает в режиме ведущего, запуск START передачи начинается, если шина свободна. Если шина занята, запуск START передачи откладывается до приема STOP. Флаг STO должен быть очищен до установки STA;
Бит 4: STO - SMBus Stop Flag - флаг завершения передачи:
Установка флага STO приводит к передаче состояния STOP. Если состояние STOP принято, флаг STO аппаратно обнуляется;
Бит 3: ACKRQ - SMBus Acknowledge Request - бит устанавливается в 1 когда интерфейс принимает байт и необходим ACK бит для завершения;
Бит 2: ARBLOST - SMBus Arbitration Lost Indicator - бит устанавливается в 1 при передаче и отсутствии арбитража;
Бит 1: ACK - SMBus Acknowledge Flag - флаг подтверждения.
0 - Состояние "Not Acknowledge" - SDA = 1.
1 - Состояние "Acknowledge" - SDA = 0.
Бит 0: SI - SMBus Serial Interrupt Flag - последовательный флаг прерываний SMBus. Этот флаг устанавливается аппаратно, если произойдет одна из 27 ситуаций, перечисленных ниже в таблице 3.13 (кроме кода 0xF8). Если разрешены прерывания, установка этого флага вызовет соответствующее прерывание. **Флаг обнуляется только программно!!!**

8.6.27. SCON - Регистр управления последовательного порта

Название регистра:	SCON - Serial Port Control Register						
SFR адрес:	0x98	Значение после сброса:	00000000b (0x00)				
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
S0MODE	-	MCE0	REN0	TB80	RB80	TI0	RI0
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

- Бит 7: S0MODE - Serial Port Operation Mode - бит определения режимов работы последовательного порта:
0 - 8-битный UART с переменной скоростью передачи;
1 - 9-битный UART с переменной скоростью передачи;
Бит 6 не используется, при чтении возвращается 1b, при записи значение игнорируется;
Бит 5: MCE0 - Multiprocessor Communication Enable - бит разрешения многопроцессорного режима.
В режиме 0:
0 – логический уровень стоп бита игнорируется;
1 – RI0 активизируется только если стоп бит =1;
В режиме 1: многопроцессорный режим:
0 - логический уровень 9 бита игнорируется;
1 - RI0 активизируется только если 9 бит =1;
Бит 4: REN0 - Receive Enable - включает (1) приемник UART.
Бит 3: TB80 - Ninth Transmission Bit - девятый передаваемый бит. Учитывается только в 1 режиме.
Устанавливается и стирается программно при необходимости.
Бит 2: RB80 - Ninth Receive Bit - девятый принимаемый бит.
В режиме 0 соответствует значению стоп бита;

В режиме 1 соответствует значению 9 бита;

Бит 1: TI0 - Transmit Interrupt Flag - флаг прерывания передатчика.

Устанавливается в 1 аппаратно, когда завершается передача байта данных:

после 8-го бита в режиме 0 и в начале стопового бита в режиме 1. Может генерировать прерывание, если оно разрешено. Бит должен обнуляться программно;

Бит 0: RI0 - Receive Interrupt Flag - флаг прерывания передатчика.

Устанавливается в 1 аппаратно, когда завершается прием байта данных:

после 8-го бита в режиме 0 и после стопового бита в 1 режиме.

Бит должен обнуляться программно.

8.6.28. CKCON - Регистр управления счетными импульсами таймеров

Название регистра:	CKCON - Clock Control Register						
SFR адрес:	0x8E	Значение после сброса:		00000000b (0x00)			
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
-	T2MH	T2ML	T1M	T0M	-	SCA1	SCA0
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Бит 7 не используются, читаются 0b, при записи значения игнорируются;

Бит 6: T2MH – Timer 2 High Byte Clock Select – бит выбора источника старшего байта таймера 2:

0 – источник определяется битом T2XCLK (TMR2CN);

1 – используется системная тактовая частота;

Бит 5: T2ML – Timer 2 Low Byte Clock Select - бит выбора источника младшего байта таймера 2:

0 – источник определяется битом T2XCLK (TMR2CN);

1 – используется системная тактовая частота;

Бит 4: T1M - Timer 1 Clock Select - бит выбора источника счетных импульсов таймера 1:

0 – источник определяется SCA1-0;

1 – источник – тактовая частота;

Бит 3: T0M - Timer 0 Clock Select - бит выбора источника счетных импульсов таймера 0.

0 – источник определяется SCA1-0;

1 – источник – тактовая частота;

Бит 2 зарезервирован, читаются как 0b, значение при записи игнорируется;

Биты 1-0: SCA1-0 – Timer 0(1) Prescale Bits – биты определения делителя тактовой частоты для таймеров 0(1):

00 – системная частота делится на 12;

01 – системная частота делится на 4;

10 – системная частота делится на 48;

11 – системная частота делится на 8.

8.6.29. TMR2CN – Регистр управления таймером 2

Название регистра:	TMR2CN – Timer 2 Control Register						
SFR адрес:	0xC8	Значение после сброса:		00000000b (0x00)			
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
TF2H	TF2L	TF2LEN	-	T2SPLIT	TR2	-	T2XCLK
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Бит 7: TF2H – Timer 2 High Byte Overflow Flag – флаг переполнения старшего байта таймера 2:

Флаг устанавливается при переходе значения старшего байта счетчика их состояния 0xFF в состояние 0x00 в побайтном режиме и при переходе значения счетчика их состояния 0xFFFF в состояние 0x0000 в 16-битном режиме. При разрешенном прерывании генерируется соответствующий вектор прерывания. Бит должен обнуляться только программно.

Бит 6: TF2L – Timer 2 Low Byte Overflow Flag – флаг переполнения младшего байта таймера 2:

Флаг устанавливается при переходе значения младшего байта счетчика их состояния 0xFF в состояние 0x00. При разрешенном прерывании и установленном TF2LEN генерируется соответствующий вектор прерывания. Бит должен обнуляться только программно.

- Бит 5: TF2LEN – Timer 2 Low Byte Interrupt Enable – бит разрешения (1) генерации прерывания младшего байта таймера 2;
- Бит 4 зарезервирован, читаются как 0b, значение при записи игнорируется;
- Бит 3: T2SPLIT – Timer 2 Split Mode Enable – бит разрешения побайтного режима таймера 2:
0 – 16битный режим с автозагрузкой;
1 – два 8-битных таймера с автозагрузкой;
- Бит 2: TR2 – Timer 2 Run Control – бит контроля запуска:
0 – таймер остановлен;
1 – таймер запущен;
- Бит 1 зарезервирован, читаются как 0b, значение при записи игнорируется;
- Бит 0: T2XCLK – Timer 2 External Clock Select – бит выбора источника тактирования:
0 – таймер 2 использует системные тактовые импульсы, деленные на 12;
1 – таймер 2 использует внешние тактовые импульсы, деленные на 8.

8.6.30. TMR2RLL - Регистр младшего байта автозагрузки таймера 2

Название регистра:	TMP2RLL - Timer 2 Reload Register Low Byte																														
SFR адрес:	0xCA		Значение после сброса:		00000000b (0x00)																										
<table><tr><td>R/W</td><td>R/W</td><td>R/W</td><td>R/W</td><td>R/W</td><td>R/W</td><td>R/W</td><td>R/W</td></tr><tr><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td></tr><tr><td>Bit 7</td><td>Bit 6</td><td>Bit 5</td><td>Bit 4</td><td>Bit 3</td><td>Bit 2</td><td>Bit 1</td><td>Bit 0</td></tr></table>								R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W									Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W																								
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0																								

Регистр содержит младший байт 16-битной величины перезагрузки.

8.6.31. TMR2RLH - Регистр старшего байта захвата таймера 2

Название регистра:	TMR2RLH - Timer 2 Reload Register High Byte																														
SFR адрес:	0xCB	Значение после сброса:		00000000b (0x00)																											
<table><tr><td>R/W</td><td>R/W</td><td>R/W</td><td>R/W</td><td>R/W</td><td>R/W</td><td>R/W</td><td>R/W</td></tr><tr><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td></tr><tr><td>Bit 7</td><td>Bit 6</td><td>Bit 5</td><td>Bit 4</td><td>Bit 3</td><td>Bit 2</td><td>Bit 1</td><td>Bit 0</td></tr></table>								R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W									Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W																								
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0																								

Регистр содержит старший байт 16-битной величины перезагрузки.

8.6.32. TMR2L - Регистр младшего байта таймера 2

Название регистра:		TMR2L - Timer 2 Low Byte						
SFR адрес:		0xCC		Значение после сброса:		00000000b (0x00)		
R/W		R/W	R/W	R/W	R/W	R/W	R/W	
Bit 7		Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Регистр содержит младший байт 16-битной величины таймера 2.

8.6.33. TMR2H - Регистр старшего байта таймера 2

Название регистра:	TMR2H - Timer 2 High Byte																														
SFR адрес:	0xCD		Значение после сброса:		00000000b (0x00)																										
<table><tr><td>R/W</td><td>R/W</td><td>R/W</td><td>R/W</td><td>R/W</td><td>R/W</td><td>R/W</td><td>R/W</td></tr><tr><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td></tr><tr><td>Bit 7</td><td>Bit 6</td><td>Bit 5</td><td>Bit 4</td><td>Bit 3</td><td>Bit 2</td><td>Bit 1</td><td>Bit 0</td></tr></table>								R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W									Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W																								
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0																								

Регистр содержит старший байт 16-битной величины таймера 2.

8.6.34. Особенности счетчика-массива семейства C8051F30x

Программируемый счетчик-массив PCA семейства микроконтроллеров C8051F30x имеет ряд особенностей. Собственно счетчик состоит из двух SFR регистров PCA0L и PCA0H. Чтение младшего регистра PCA0L автоматически запоминает значение старшего регистра PCA0H, поэтому такую последовательность чтения необходимо соблюдать всегда для достижения достоверности значения PCA0H. Чтение регистров не нарушает собственно работу счетчика.

Программируемый счетчик массив содержит только 3 модуля захвата/сравнения (в отличии от 5 или 6 у предыдущих семейств).

В то же время, в этом семейства счетчик-массив может работать от расширенного количества источников, приведенных в таблице 8.8.

Таблица 8.8.

Источники импульсов, используемые PCA

CPS2	CPS2	CPS0	Источник
0	0	0	Системная тактовая частота, деленная на 12
0	0	1	Системная тактовая частота, деленная на 4
0	1	0	Переполнение таймера 0
0	1	1	Задний фронт на входе ECI (Не выше системной тактовой частоты, деленной на 4)
1	0	0	Системная тактовая частота
1	0	1	Внешний генератор, деленный на 4

Функциональная схем PCA приведена на рис. 8.13.

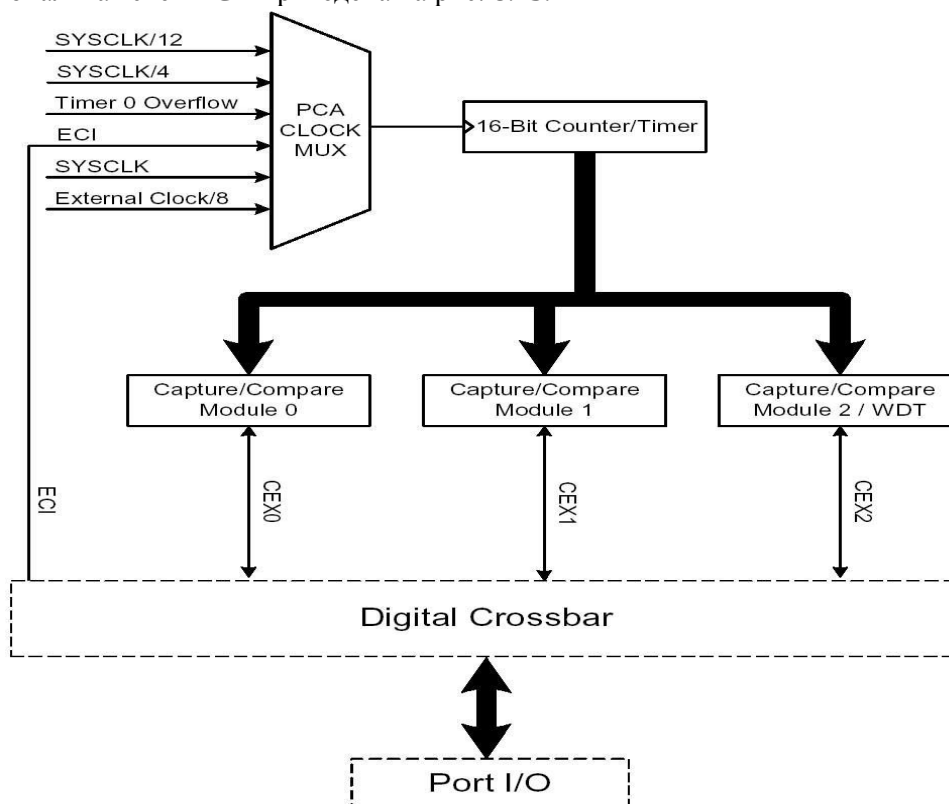


Рис.8.13. Функциональная схем PCA

8.6.35. PCA0CN - Регистр управления программируемого массива/счетчика PCA

Название регистра:	PCA0CN - PCA Control Register						
SFR адрес:	0xD8		Значение после сброса:	00000000b (0x00)			
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
CF	CR	-	-	-	CCF2	CCF1	CCF0
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Бит 7: CF - PCA Counter/Timer Overflow Flag - флаг переполнения. Флаг аппаратно устанавливается при переходе значения от 0xFFFF к 0x0000. Может генерироваться прерывание, если оно разрешено. Флаг может обнуляться только программно.

Бит 6: CR - PCA Counter/Timer Run Control - бит разрешения (1) /запрещения (0) PCA.

Биты 5-3 не используются.

Бит 2-0: CCFn - PCA Module n Capture/Compare Flag - флаг захвата соответствующего модуля. Флаг устанавливается аппаратно, когда происходит захват. Может генерироваться прерывание, если оно разрешено. Флаг может обнуляться только программно.

8.6.36. PCA0CPMn - Регистры захвата/сравнения PCA

Название регистров:	PCA0CPMn - PCA Capture/Compare Registers						
SFR адрес:	PCA0CPM0 0xDA PCA0CPM1 0xDB PCA0CPM2 0xDC	Значение после сброса:	00000000b (0x00)				
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
PWM16n	ECOMn	CAPPn	CAPNn	MATn	TOGn	PWMn	ECCFn
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Бит 7: PWM16n – 16-bit Pulse Width Modulation Enable - разрешает (1) функции 16-битного широтно-импульсного модулятора;

Бит 6: ECOMn - Comparator Functions Enable - разрешает (1) функции компаратора;

Бит 5: CAPPn - Capture Positive Function Enable - разрешает (1) захват по положительному перепаду;

Бит 4: CAPNn - Capture Negative Function Enable - разрешает (1) захват по отрицательному перепаду;

Бит 3: MATn - Match Function Enable - разрешает (1) режим состязаний;

Бит 2: TOGn - Toggle Function Enable - разрешает (1) переключения по потенциалу на входе CEXn;

Бит 1: PWMn - Pulse Width Modulation Mode Enable - разрешает (1) режим широтно-импульсной модуляции;

Бит 0: ECCFn - Capture/Compare Flag Interrupt Enable - разрешает (1) флаг прерывания.

8.6.37. PCA0CPLn - Регистры младшего байта модулей захвата PCA

Название регистра:	PCA0CPLn - PCA Capture Module Low Byte						
SFR адрес:	PCA0CPL0 0xFB PCA0CPL1 0xE9 PCA0CPL2 0xEB	Значение после сброса:	00000000b (0x00)				
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Регистры содержат младшие байты соответствующих 16-битных модулей захвата.

8.6.38. PCA0CPHn - Регистры старшего байта модулей захвата PCA

Название регистра:	PCA0CPHn - PCA Capture Module High Byte						
SFR адрес:	PCA0CPH0 0xFC PCA0CPH1 0xEA PCA0CPH2 0xEC	Значение после сброса:	00000000b (0x00)				
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Регистры содержат старшие байты соответствующих 16-битных модулей захвата.

8.7. Достоинства и недостатки семейства C8051F30x

Семейство микроконтроллеров C8051F30x насчитывает 6 микроконтроллеров. Все они работают на частотах до 25 МГц, обеспечивая при этом производительность до 25 MIPS. Архитектура этого семейства не похожа ни на одно из ранее описанных семейств. Микроконтроллеры этого семейства являются самыми маленькими по размеру корпуса x51-совместимыми микроконтроллерами. Габаритные размеры корпуса составляют всего 3х3мм².

Аналоговая периферия двух микроконтроллеров семейства содержит быстродействующий 8-битный аналого-цифровой преобразователь с восьмиканальным мультиплексором. Кроме того, все микроконтроллеры семейства содержат один аналоговый компаратор. Другой особенностью является то, что входы аналоговых узлов не имеют самостоятельные выводы корпуса и могут быть настроены на любой из выводов единственного 8-битного порта ввода/вывода.

Цифровая периферия имеет все узлы стандартного микроконтроллера 8052, а также программируемый счетчик массив, расширенный обработчик прерываний, охранный таймер и монитор питания, а также встроенный программируемый генератор с поддержкой UART. В набор встроенных аппаратных интерфейсов входят: SMBus (совместимый с I2C) и UART. Интерфейс SPI отсутствует.

Семейство имеет встроенную Flash память среднего объема - 8К, что позволяет разместить в ней программы средней сложности.

Стоимость микроконтроллеров этого семейства достаточно низка и составляет от \$5 до \$9, за исключением микроконтроллера C8051F300P который выпускается в корпусе DIP14 и стоит около \$15. Это является безусловным достоинством семейства.

Перечисленные достоинства делают это семейство незаменимым при создании сверхминиатюрных микроконтроллерных систем измерения и контроля.